

Лабораторная работа №15

Арифметико-логическое устройство

1. Цель работы

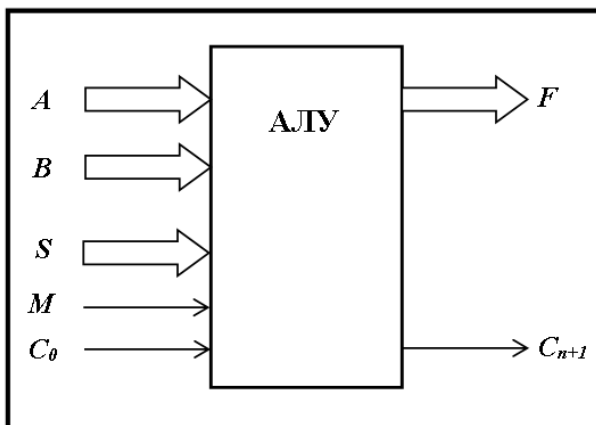
Освоить порядок моделирования арифметико-логического устройства с помощью программы Multisim 11.0.2.

2. Общие сведения

Арифметико-логическое устройство (АЛУ) – важнейшая часть процессора. Оно позволяет выполнять различные арифметические и логические операции над операндами. Вид выполняемой АЛУ операции определяет программист, составляющий управляющую программу. Программа, хранящаяся в оперативной памяти, по частям передаётся в процессор, где и выполняется. Таким образом, процессор лишь исполняет указания программиста, выраженные в виде совокупности команд (программы).

Процессор (как и все другие цифровые устройства) воспринимает управляющие сигналы и операнды в виде двоичных чисел. Результат также формируется в виде двоичных чисел. Однако программисты составляют управляющие программы чаще всего на языках программирования высокого уровня (Паскаль, Делфи, Си...). В момент трансляции программы её текст превращается в набор двоичных чисел (объектный код). Именно эти двоичные числа заставляют процессор (в том числе и АЛУ) выполнять операции, запланированные программистом.

Структурная схема АЛУ показана на рисунке.



Два многоразрядных операнда (числа, буквы, символы и т.д.), подлежащие обработке в АЛУ, подаются на входы A и B . Результат выполнения операции появляется на выходе F . Вид операции, выполняемой в АЛУ, определяется сигналами, которые подаются на входы S и M .

Таким образом при сложении чисел 2 и 3 одно из них подаётся на вход A , а второе на - вход B . В этот момент времени на шины S и M подаётся двоичное число, которое на естественном языке означает команду (приказ) «Выполнить арифметическое сложение». Результат сложения – число 5 появляется на выходе F .

У входов M и S одинаковое назначение – определять вид выполняемой в АЛУ операции. Эти входы разделены лишь с методической целью. Сигнал на входе M (Mode – режим) определяет, какую операцию будет выполнять АЛУ – логическую или арифметическую.

Рассматриваемый простейший тип АЛУ (К155ИПЗ, американский аналог - 74181) имеет малую разрядность – лишь 4 бита. По этой причине разработчики АЛУ предусмотрели возможность увеличения (наращивания) разрядности устройства (в случае возникновения такой необходимости). Увеличить разрядность АЛУ можно за счёт использования нескольких секций (микросхем) и двух специальных шин C_0 и C_{n+1} . За счёт этого можно создать АЛУ, у которого число разрядов равно 8, 12, 16 и т.д.

Шина C_0 при создании многоразрядных конструкций используется для приёма переноса, формируемого в предыдущей (младшей) секции. Шина C_{n+1} служит для передачи арифметического переноса из младшей секции в старшую секцию. Другими словами, если у разработчика в наличии имеется n -разрядное АЛУ, то для получения $2n$ разрядного АЛУ нужно взять ещё одну аналогичную микросхему, объединить параллельно входы S и M , а выход C_{n+1} младшей секции соединить с входом C_0 старшей микросхемы.

Логические и арифметические операции отличаются тем, что при выполнении логических операций вычисления производятся поразрядно. Между собой взаимодействуют только одноименные разряды (например, второй разряд операнда A и второй разряд операнда B), и переносы между разрядами не допускаются. При выполнении арифметических операций в случае необходимости осуществляются переносы между соседними разрядами (например, перенос от младшего разряда к старшему).

Проиллюстрируем сказанное двумя примерами: логической операцией Исключающее ИЛИ и арифметическим сложением по модулю два. Обе операции выполняются по сходным правилам, но в арифметическом сложении допускается перенос между разрядами.

Предположим, что имеется два десятичных ла $A = 12D$ и $B = 10D$. В двоичной системе счисления

1100
⊕ 1010

0110

$$\begin{array}{r}
 1100 \\
 + 1010 \\
 \hline
 1'0110
 \end{array}$$

эти числа имеют вид: $A = 1100B$ и $B = 1010B$.

В результате выполнения логической операции Искключающее ИЛИ получается четырёхразрядное число 0110B.

После выполнения арифметического сложения на выходе F появляется четырёхразрядное число 0110B, а на шине C_{n+1} присутствует логическая единица. Этот сигнал свидетельствует о возникновении переноса в пятый разряд, то есть в следующую старшую секцию восьмиразрядного АЛУ.

Рассматриваемое АЛУ является четырёхразрядным устройством, то есть каждый операнд должен быть представлен четырьмя битами:

$$A = a_3a_2a_1a_0 \text{ и } B = b_3b_2b_1b_0.$$

Как отмечалось ранее, **логические** операции над операндами производятся **поразрядно** (переносов в старшие разряды не происходит). В общем виде поразрядное выполнение логических операций можно описать так:

$$F = A * B = (a_3 * b_3) \dots (a_0 * b_0),$$

здесь символ "*" - означает некоторую логическую операцию (дизъюнкцию, конъюнкцию и т.д.).

Вид выполняемой операции определяется четырёхразрядным управляющим сигналом S и сигналом установки режима M (Mode).

Операция, выполняемая АЛУ, аналитически определяется следующим выражением:

$$F_i = (A_i B_i S_3 \vee A_i \overline{B_i} S_2) \oplus (\overline{B_i} S_1 \vee B_i S_0 \vee A_i) \oplus (C_0 \vee M),$$

где F_i - выходной сигнал АЛУ в i - том разряде; A_i и B_i - значения входных операндов в i - том разряде; S_i - четырёхразрядные управляющие сигналы; M - сигнал, определяющий тип выполняемой операции (логическая или арифметическая); C_0 - перенос из предыдущего (младшего) разряда.

Если на управляющие входы данного АЛУ подать сигналы $M = 1$, $S_3 = 1$, $S_2 = 0$, $S_1 = 1$, $S_0 = 1$, то АЛУ выполнит операцию $F_i = A_i \wedge B_i$, то есть произведёт логическое умножение. Этот результат получается при подстановке исходных данных в приведённую формулу. Изменяя пять управляющих сигналов M, S_3, \dots, S_0 , можно «заставить» такое АЛУ выполнить 32 различные операции (16 логических и 16 арифметических).

Так присутствие на управляющих входах двоичного числа $M = 0$, $S_3 = 1$, $S_2 = 0$, $S_1 = 0$, $S_0 = 1$ заставит АЛУ выполнить арифметическое сложение чисел, поступивших на шины A и B , и к полученному результату прибавить значение переноса из предыдущей секции, то есть $F_i = A_i + B_i + C_0$.

3. Задания на выполнение лабораторной работы

3.1. Задание 1. Исследование АЛУ

Собрать схему, показанную на рисунке. Значения операндов *A* и *B* выбрать из таблицы 3.1. Выполнить логические и арифметические операции, перечисленные в таблице 3.2. Результаты исследований и предварительных расчётов занести в таблицу 3.3 (показаны форма и образец заполнения).

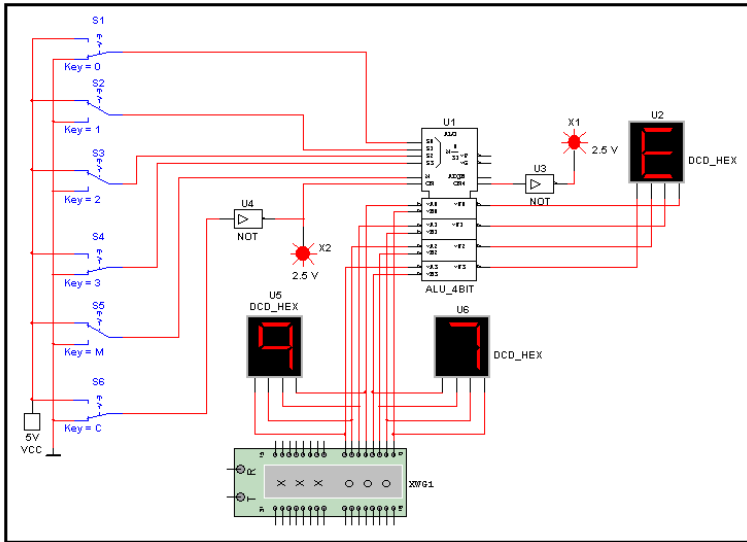


Табл. 3.1.

Вариант	Операнд <i>A</i>	Операнд <i>B</i>
1	1	7
2	2	7
3	3	7
4	4	7
5	5	7
6	6	7
7	7	6
8	1	6
9	2	6
10	3	6
11	4	6
12	5	6
13	6	5
14	7	5
15	1	5
16	2	5

Табл. 3.2.

№ п/п	Логические операции	Арифметические операции
1	$\overline{A \vee B}$	$(A \vee B) + C_0$
2	$\overline{A \wedge B}$	$(A \vee \overline{B}) + C_0$
3	$\overline{A \wedge \overline{B}}$	$A + (A \wedge \overline{B}) + C_0$
4	$A \oplus B$	$(A \vee B) + (A \wedge \overline{B}) + C_0$
5	$A \wedge \overline{B}$	$A + \overline{B} + C_0$
6	$\overline{A} \vee B$	$1111 + (A \wedge \overline{B}) + C_0$
7	$A \wedge B$	$A + (A \wedge B) + C_0$
8	$A \vee \overline{B}$	$A + B + C_0$
9	$A \vee B$	$(A \vee \overline{B}) + A + C_0$
10	$\overline{A \oplus B}$	$A + A + C_0$

Результаты следует заносить в таблицу 3.3 в шестнадцатеричной системе счисления. Свечение светодиода на шине переноса соответствует сигналу логической единицы.

В таблице приведён пример составления отчёта для операндов $A = 4D$ и $B = 3D$.

Табл. 3.3

Операция	Тип М	C ₀	Предварительный расчет		Результат моделирования	
			F	C ₄	F	C ₄
$A \wedge \overline{B}$	1	-	4H	-	4H	-
$(A \vee \overline{B}) + A + C_0$	0	1	1H	1	1H	1

При выполнении логических операций ($M = 1$) значения переносов C_0 и C_4 заносить в отчет не следует (нужно во всех ячейках таблицы поставить прочерки).

Полная форма отчёта приведена в табл. 3.4.

Табл. 3.4.

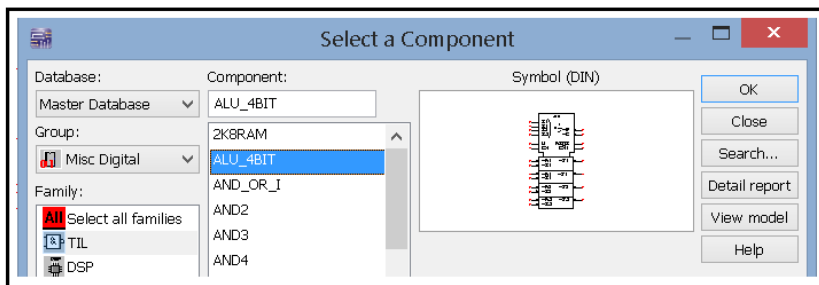
	Операция	Тип М	C ₀	Предварительный расчет		Результат моделиро- вания	
				F	C4	F	C4
1	$\overline{A \vee B}$	1	-		-		-
2	$\overline{A \wedge B}$	1	-		-		-
3	$\overline{A \wedge \overline{B}}$	1	-		-		-
4	$A \oplus B$	1	-		-		-
5	$A \wedge \overline{B}$	1	-		-		-
6	$\overline{A} \vee B$	1	-		-		-
7	$A \wedge B$	1	-		-		-
8	$A \vee \overline{B}$	1	-		-		-
9	$A \vee B$	1	-		-		-
10	$\overline{A \oplus B}$	1	-		-		-
11	$(A \vee B) + C_0$	0	0				
12	$(A \vee \overline{B}) + C_0$	0	1				
13	$A + (A \wedge \overline{B}) + C_0$	0	0				
14	$(A \vee B) + (A \wedge \overline{B}) + C_0$	0	1				
15	$A + \overline{B} + C_0$	0	0				
16	$1111 + (A \wedge \overline{B}) + C_0$	0	1				
17	$A + (A \wedge B) + C_0$	0	0				
18	$A + B + C_0$	0	1				
19	$(A \vee \overline{B}) + A + C_0$	0	0				
20	$A + A + C_0$	0	1				

4. Порядок выполнения лабораторной работы

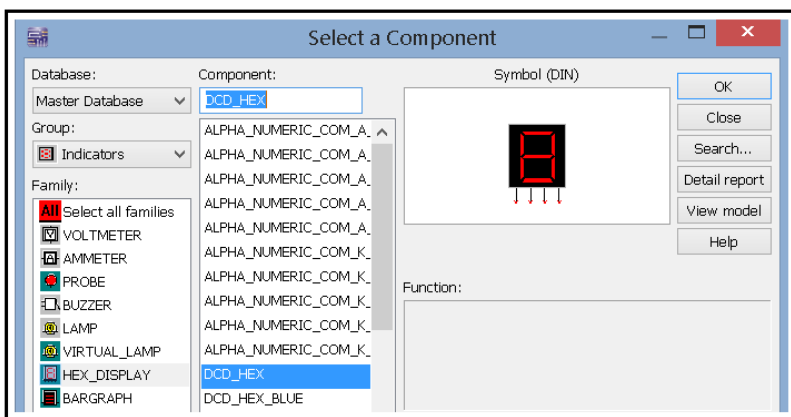
4.1. Методические указания к заданию 3.1

Приведённая в задании 3.1 схема показывает пример реализации логической операции Иключающее ИЛИ для операндов 9 и 7.

Для извлечения из базы радиоэлементов микросхемы АЛУ нужно пройти путь: панель **Components** → группа **Misc Digital** → семейство **TTL** → компонент **ALU_4BIT**.



Чтобы извлечь шестнадцатеричный индикатор нужно пройти путь: панель **Components** → группа **Indicators** → семейство **HEX_DISPLAY** → компонент **DCD_HEX**.



Приведённая в задании 3.1 схема показывает пример реализации логической операции Иключающее ИЛИ для операндов 9 и 7.

Если в выражение

$$F_i = (A_i B_i S_3 \vee A_i \overline{B_i} S_2) \oplus (\overline{B_i} S_1 \vee B_i S_0 \vee A_i) \oplus (C_0 \vee M),$$

подставить все возможные комбинации управляющих сигналов, то получится таблица 4.1.

Следует обратить внимание на два использованных в таблице символа:

- символ арифметического сложения "+";
- символ логической операции Иключающее ИЛИ " \oplus ".

Табл. 4.1

Управляющие сигналы				Выполняемые операции	
S_3	S_2	S_1	S_0	Логические $M = 1$	Арифметические $M = 0$
0	0	0	0	\overline{A}	$A + C_0$
0	0	0	1	$\overline{A \vee B}$	$(A \vee B) + C_0$
0	0	1	0	$\overline{A \wedge B}$	$(A \vee \overline{B}) + C_0$
0	0	1	1	0000	1111 + C_0
0	1	0	0	$\overline{A \wedge B}$	$A + (A \wedge \overline{B}) + C_0$
0	1	0	1	\overline{B}	$(A \vee B) + (A \wedge \overline{B}) + C_0$
0	1	1	0	$A \oplus B$	$A + \overline{B} + C_0$
0	1	1	1	$A \wedge \overline{B}$	1111 + $(A \wedge \overline{B}) + C_0$
1	0	0	0	$\overline{A \vee B}$	$A + (A \wedge B) + C_0$
1	0	0	1	$\overline{A \oplus B}$	$A + B + C_0$
1	0	1	0	B	$(A \vee \overline{B}) + (A \wedge B) + C_0$
1	0	1	1	$A \wedge B$	1111 + $(A \wedge B) + C_0$
1	1	0	0	1111	$A + A + C_0$
1	1	0	1	$A \vee \overline{B}$	$(A \vee B) + A + C_0$
1	1	1	0	$A \vee B$	$(A \vee \overline{B}) + A + C_0$
1	1	1	1	A	1111 + $A + C_0$

Моделирование работы АЛУ производится путём формирования управляющих сигналов с помощью переключателей $S_1 \dots S_6$ в соответствии с таблицей 4.1.

5. Требования к отчёту

Отчёт подготавливается в электронном виде. Он должен содержать постановку задачи, схему исследований, таблицу с результатами расчётов и моделирования.

6. Контрольные вопросы

- 6.1. Перечислите основные операции, выполняемые АЛУ?
- 6.2. Как представить отрицательное число в дополнительном коде?
- 6.3. Составьте таблицу истинности для операции Исключающее-ИЛИ.
- 6.4. Как получить обратный код для положительных и отрицательных чисел?
- 6.5. Как получить дополнительный код для положительных и отрицательных чисел?
- 6.6. Чем отличаются логические и арифметические операции?
- 6.7. Как с помощью АЛУ выполнить операцию умножения операнда на 2?
- 6.8. Какую операцию выполняет АЛУ при $S = 1010B$ и $M = 1$?
- 6.9. Запишите закон де Моргана.
- 6.10. Из каких основных устройств состоит процессор?
- 6.11. Какое число логических и арифметических операций может выполнить рассматриваемое АЛУ?

7. Список литературы

1. Алексеев А.П. Информатика 2015 [Текст]: учеб. пособие/ Алексеев А.П. – М: СОЛОН-Пресс, 2015. – 400 с. ISBN 978-5-91359-158-6.